

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-206385
 (43)Date of publication of application : 13.08.1993

(51)Int.CI. H01L 27/06
 H01L 23/522
 H01L 23/556
 H01L 23/60
 H01L 23/62
 H01L 21/331
 H01L 29/73

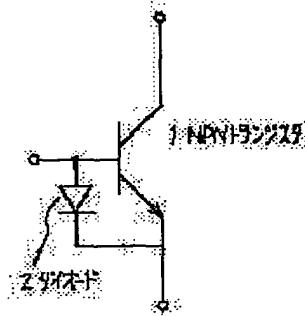
(21)Application number : 03-318279 (71)Applicant : NEC CORP
 (22)Date of filing : 03.12.1991 (72)Inventor : SHIMIZU GIICHI

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To obtain a semiconductor device with a bipolar transistor whose reliability does not deteriorate even if a reverse bias is applied between the base and the emitter.

CONSTITUTION: A diode 2, whose forward voltage is higher than the voltage between the base and the emitter of a normal bipolar transistor 1 and reverse breakdown voltage is lower than the voltage between the base and the emitter of the bipolar transistor 1, is provided between the base and the emitter of the bipolar transistor 1 necessary for circuit operation. Concerning to the diode 2, its anode is connected to the base of the bipolar transistor 1, and the cathode is connected to the emitter of the bipolar transistor 1.



LEGAL STATUS

[Date of request for examination] 04.12.1995
 [Date of sending the examiner's decision of rejection] 12.05.1998

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2000 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-206385

(43)公開日 平成5年(1993)8月13日

(51)Int.Cl.⁵

識別記号

府内整理番号

F I

技術表示箇所

H 01 L 27/06

23/522

23/556

7210-4M

H 01 L 27/06

101 D

7210-4M

101 P

審査請求 未請求 請求項の数1(全3頁) 最終頁に続く

(21)出願番号

特願平3-318279

(22)出願日

平成3年(1991)12月3日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 清水 義一

東京都港区芝五丁目7番1号日本電気株式
会社内

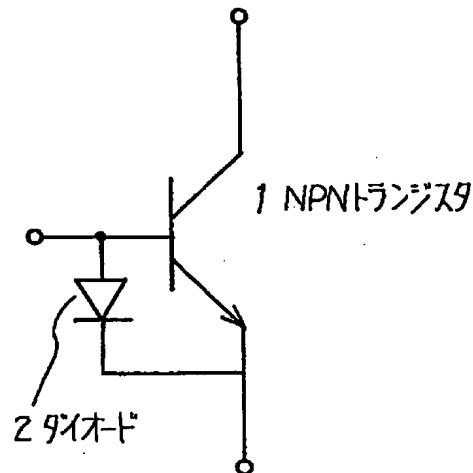
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 半導体装置

(57)【要約】

【目的】ベース・エミッタ間に逆バイアスを加えても信頼性の低下しないバイポーラトランジスタを用いた半導体装置を実現する。

【構成】回路動作上必要な通常のバイポーラトランジスタ1のベース・エミッタ間に、順方向電圧がこのバイポーラトランジスタ1のベース・エミッタ間順方向電圧より高く逆方向降伏電圧がバイポーラトランジスタ1のベース・エミッタ間逆方向降伏電圧より低いダイオード2を設ける。ダイオード2は、アノードをバイポーラトランジスタ1のベースに、カソードをバイポーラトランジスタ1のエミッタに接続する。



1

2

【特許請求の範囲】

【請求項1】バイポーラトランジスタと、アノードが前記バイポーラトランジスタのベースに接続されカソードがエミッタに接続されたダイオードとを含み、前記ダイオードは、順方向電圧が前記バイポーラトランジスタのベース・エミッタ間の順方向電圧より高く、降伏電圧が前記バイポーラトランジスタのベース・エミッタ間逆方向降伏電圧より低いことを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は半導体装置に関し、特にバイポーラトランジスタを用いた半導体装置に関する。

【0002】

【従来の技術】従来、バイポーラトランジスタを用いた半導体装置においては、バイポーラトランジスタは通常、ベース・エミッタ間に逆方向電流が流れることを防ぐような特別の入力保護回路を伴わずに、単独で用いられてきた。

【0003】

【発明が解決しようとする課題】この従来の半導体装置には、バイポーラトランジスタを単独で使うので以下のようないくつかの問題点があった。半導体回路で良く使用される差動増幅器の場合、入力が正相、逆相に振れるときに差動対トランジスタのベース・エミッタ間に逆バイアスがかかる。ところが、最近の特に高周波用途向けバイポーラトランジスタのベース・エミッタ接合電圧は次第に浅くなる傾向にあり、例えばベース・エミッタ間降伏電圧が1~3V程度のものが出てきている。さらにソフトリクリークも発生している。このため、入力条件によってはベース・エミッタ接合が降伏しベース・エミッタ間に逆方向電流が流れる。以前から、ベース・エミッタ間に逆方向電流を流すと直流電流増幅率(hFE)が低下し、信頼性上の問題が発生することが知られている。

【0004】

【課題を解決するための手段】本発明の半導体装置はバイポーラトランジスタと、アノードが前記バイポーラトランジスタのベースに接続されカソードがエミッタに接続されたダイオードとを含み、前記ダイオードは、順方向電圧が前記バイポーラトランジスタのベース・エミッタ間の順方向電圧より高く降伏電圧が前記バイポーラトランジスタのベース・エミッタ間逆方向降伏電圧より低

いことを特徴としている。

【0005】

【実施例】次に本発明の最適な実施例について図面を参照して説明する。図1は、本発明の半導体装置の一実施例の回路図である。図1を参照すると、NPNトランジスタ1のベース・エミッタ間にダイオード2が接続されている。このダイオード2の順方向電圧はNPNトランジスタ1のベース・エミッタ間順方向電圧より高く、逆方向降伏電圧はNPNトランジスタ1のベース・エミッタ間逆方向降伏電圧より低くなるように設計されている。図1において、NPNトランジスタ1の通常動作時には、ダイオード2の順方向電圧はNPNトランジスタ1のベース・エミッタ間順方向電圧より高いので、NPNトランジスタ1の動作に全く影響を与えない。又、NPNトランジスタ1のベース・エミッタが逆バイアスされベース・エミッタ間に降伏が起きる場合でも、先にダイオード2が降伏しNPNトランジスタ1は降伏しないので、直流電流増幅率(hFE)は低下することなく高信頼度の半導体装置が実現できる。

【0006】

【発明の効果】以上説明したように本発明は、本回路動作に必要なバイポーラトランジスタのベース・エミッタ間に、順方向電圧がこのバイポーラトランジスタのベース・エミッタ間順方向電圧より高く逆方向降伏電圧がバイポーラトランジスタのベース・エミッタ間降伏電圧より低いダイオードを、アノード側をバイポーラトランジスタのベースに接続しカソード側をバイポーラトランジスタのエミッタに接続している。これにより、正常動作時には従来の回路と同様に動作し、ベース・エミッタ間にその降伏電圧を越えるような入力電圧が加わっても、ダイオードが先に降伏し、バイポーラトランジスタのベース・エミッタ接合は降伏を起こさず直流電流増幅率(hFE)の低下がなく、非常に信頼性に優れた半導体装置を実現できる。

【図面の簡単な説明】

【図1】本発明の一実施例の半導体装置におけるバイポーラトランジスタの構成を示す回路図である。

【符号の説明】

1 バイポーラトランジスタ

2 ダイオード

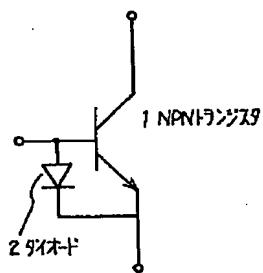
40

30

20

10

【図1】



フロントページの続き

(51) Int. Cl. 5

H 0 1 L 23/60
23/62
21/331
29/73

識別記号

庁内整理番号

F I

技術表示箇所

7377-4M

H 0 1 L 29/72